

## 信号処理回路

### 発明の背景

#### 5      1. 発明の技術分野

本発明は、映像および音声処理する回路の構成に関する。

#### 2. 関連技術の説明

10      近年、放送技術や、映像および音声に関する信号の圧縮符号化技術の進歩が著しい。例えば放送に関しては、従来の標準解像度による放送のみならず、映像品質がより高いハイビジョン放送も既に実用化されている。また圧縮符号化に関してはMPEG-2規格やMPEG-4規格が制定され、それらの規格にしたがった映像および音声のデータをDVD等の記録媒体に記録し、再生することが可能  
15      になっている。

ユーザの利便性を向上するためには、規格等が異なる複数種類の信号を1台の装置で取り扱えることが好ましい。さらに、1つのチップに集積できれば装置の設計上有利である。しかし、対応すべき信号の種類が多くなればなるほど、信号処理回路の構成が複雑になり、1つのチップに集積することは困難になる。  
20     

そこで、多くの場合、専用の独立した処理回路（ブロック）を複数設けることによって、新たな方式の信号に迅速に対応している。例えば、日本国特開平2-154583号公報では、2種のアナロ

グテレビ放送信号（標準解像度信号およびハイビジョン信号）のそれぞれの信号処理回路を設けた技術が開示されている。また、デジタル信号を取り扱う光ディスク装置にも、複数の圧縮符号化規格（MPEG 2 規格、MPEG 4 規格等）の信号をそれぞれ処理する  
5 信号処理回路が設けられている。以下、より具体的な回路の構成を説明する。

図 1 は、アナログ放送信号の復調回路 10 の構成を示す。復調回路 10 はテレビに組み込まれ、MUSE 方式によるハイビジョン放送信号（以下「MUSE 信号」）およびNTSC 方式による標準解  
10 像度信号（以下「NTSC 信号」）を処理して、ディスプレイおよびスピーカに出力する機能を有している。これらの信号は同時に受信可能であるが、ユーザの選択（すなわち選局）に基づいて一方の信号がチューナ（図示せず）において選択されて処理される。なお、いずれの信号も音声信号を含んでいる。

15 MUSE 信号が選択された場合には、その信号は入力端子 1 に入力される。映像・音声処理回路 2 は、MUSE 信号から映像および音声の信号を抽出し、視聴可能な形式に復調処理して映像信号および音声信号として出力する。一方、NTSC 信号が選択された場合には、その信号は入力端子 7 に入力される。映像・音声処理回路 8  
20 も同様に、NTSC 信号から映像および音声の信号を抽出し、視聴可能な形式に復調処理して映像信号および音声信号として出力する。なお、MUSE 信号に基づいて得られる信号はデジタルデータであるため、映像・音声処理回路 2 において行われる処理はそのデジタ

ルデータが対象である。一方、NTSC信号に基づいて得られる信号はアナログデータであるため、映像・音声処理回路8において行われる処理はそのアナログデータが対象である。各処理の具体的な内容は異なるが、その内容の説明はここでは重要ではないため省略する。

映像スイッチ3および音声スイッチ5は、MUSE信号またはNTSC信号の選択に同期して信号経路を選択する。MUSE信号の選択時には、映像スイッチ3および音声スイッチ5は、映像・音声処理回路2と映像信号出力端子4および音声信号出力端子6とを接続する。またNTSC信号の選択時には、映像スイッチ3および音声スイッチ5は、映像・音声処理回路8と映像信号出力端子4および音声信号出力端子6とを接続する。これにより、選択された放送信号から復調された映像信号および音声信号を、それぞれ出力端子4および6から出力できる。

一方、図2は、デジタル信号のデコード回路20の構成を示す。デコード回路20は光ディスク装置等に組み込まれ、2種類の規格のデジタル信号の復号処理を行って、映像信号および音声信号をディスプレイおよびスピーカ等に出力する。この例では、デジタル信号はMPEG-2プログラムストリーム（以下「PS」）およびMPEG-2トランスポートストリーム（以下「TS」）である。デコード回路20は、例えば、光ディスクとしてDVDが装填されたときにはPSを受け取り、Blu-ray Disc（BD）が装填されたときにはTSを受け取る。

デコード回路 20 では、P S は処理ブロック 21 a に供給されて復号処理され、P S は処理ブロック 21 b に供給されて復号処理される。処理ブロック 21 a における P S の復号処理を説明すると、映像・音声デコーダ 22 a は、P S から映像データおよび音声データ  
5     データを抽出して復号し、映像信号および音声信号として出力する。このとき映像・音声デコーダ 22 a には、クロック発生回路 23 a から P S 処理に必要な周波数のクロック信号 C L K ( a ) が入力される。得られた映像信号は解像度変換部 24 a に送られ、音声信号は音声スイッチ 28 に送られる。解像度変換部 24 a は、得られた映像  
10    信号に対してデータ間引き、補間、テレシネ変換等の解像度変換を行い、得られた映像信号を映像スイッチ 26 に出力する。

処理ブロック 21 a から出力される映像信号および音声信号は、いずれも非圧縮のデジタル信号であり、離散値をとる。映像スイッチ 26 はクロック発生回路 23 a から出力されるクロック信号 C L K ( a ) に基づくタイミングで動作する。音声スイッチ 28 も同様にクロックに基づいて動作する。ただし、音声信号の処理クロックと映像信号の処理クロックとは異なっている。よって、音声処理クロック発生回路 25 a がクロック信号 C L K ( a ) に基づいて音声  
15    信号の処理クロックを生成し、音声スイッチ 28 に供給している。

20    処理ブロック 21 b において T S に対して行われるデコード処理の手順も同様である。処理ブロック 21 b の映像・音声デコーダ 22 b、クロック発生回路 23 b、解像度変換部 24 b、音声処理クロック発生回路 25 b は、T S に応じた処理および設定がされてい

る点を除いては、P S の処理ブロック 2 1 a に関連して説明した同名の構成要素の機能と同様の機能を有する。よってここでは説明は省略する。なお、処理ブロック 2 1 b から出力される映像信号および音声信号もまた、非圧縮のデジタル信号である。よって、映像信号および音声信号とともに、映像処理のためのクロック信号 C L K (b) および音声処理のためのクロック信号が、映像スイッチ 2 6 および音声スイッチ 2 8 に出力される。

映像スイッチ 2 6 および音声スイッチ 2 8 は信号経路を選択して、処理ブロック 2 1 a および 2 1 b からそれぞれ出力された映像信号および音声信号を映像 D A C 2 7 および音声 D A C 2 8 に送る。その結果、デジタル信号がアナログ信号に変換されて、外部のテレビ、スピーカ等に出力される。

図 1 に示すアナログ放送信号の復調回路 1 0、および、図 2 に示すデコード回路 2 0 のいずれも、入力される信号の種類に応じて別個の処理を行い、最終的な出力の直前でスイッチによって出力を切り替えている。アナログ放送信号の復調回路 1 0 では復調処理の対象はデジタルデータとアナログデータとに分かれるため、出力する直前までは別途の処理を行わざるを得ない。

しかし、処理の対象が、同じ M P E G - 2 規格を基調とした P S および T S のような同種のデジタル信号である場合には、デコード回路 2 0 ではいずれの信号に対しても技術的に近似した処理を行うことになる。その結果、種々の問題が生じる。

第 1 に、処理する信号の種類ごとに処理ブロックを設けることに

なるため、重複する要素が多くなるという問題が生じる。例えば、デコード回路 20 では解像度変換部 24 a、24 b を重複して設ける必要がある。これでは、各信号の処理ブロックの回路規模が大きくなり、結果として製品コストが増大し、消費電力も大きくなる。

5       第 2 に、処理する信号の種類ごとに異なるクロック信号が必要になる場合には、それらのクロック信号を伝送する配線を最終的に出力する直前の要素（図 2 ではスイッチ 26 および 28）まで大きく引き回さなければならない。このような配線の引き回しは、設計上、他の回路要素の配置を決定する際の妨げとなる。さらに、配線が長  
10       くなることによって回路内の不要輻射が増大するという問題も生じる。

      第 3 に、従来ではスイッチによって一方の種類の信号のみを選択し出力していたため、サムネイル表示やピクチャ・イン・ピクチャ表示等の複数種類の信号を利用した映像の表示を実現できない。  
15       その結果、他の処理回路を設けなければならず、やはり回路規模が増大する。

### 発明の要旨

      本発明の目的は、各種の信号のデコードに最低必要な処理ブロッ  
20       クを独立させ、その他の処理ブロックを共用化してデコード回路の規模を簡素化するとともに、映像品質を保持しつつ複雑な表示に対応できるようにすることにある。

      本発明による信号処理回路は、符号化されたデジタル信号を受け

取り、受け取った前記デジタル信号から映像および音声を再生するための信号を生成する。信号処理回路は、第1フォーマットのデジタル信号から、デジタル形式の第1映像信号および第1音声信号を分離する第1デコーダと、第2フォーマットのデジタル信号から、  
5 デジタル形式の第2映像信号および第2音声信号を分離する第2デコーダと、前記第1映像信号および前記第2映像信号を受け取って少なくとも一方の映像信号を選択し、選択された映像信号に対し表示のための映像処理を行って出力する映像調整部と、前記第1音声信号の周波数に対応するクロック信号を生成するクロック発生回路  
10 と、前記第2音声信号および前記クロック信号を受け取り、前記クロック信号に基づいて前記第2音声信号の周波数を前記第1音声信号の周波数に変換する音声処理部と、前記第1デコーダから前記第1音声信号を受け取り、かつ、前記処理部から周波数が変換された前記第2音声信号を受け取り、前記映像調整部において選択されている映像信号に対応する音声信号を出力する音声スイッチとを備え  
15 ている。

前記映像調整部は、前記第1映像信号および前記第2映像信号を受け取り、少なくとも一方の映像信号を選択的に出力する映像スイッチと、選択された映像信号に対して表示のための映像処理を行って出力する映像処理部とを有していてもよい。  
20

前記映像調整部は、前記第1映像信号および前記第2映像信号の一方の映像信号を受け取って映像の解像度を変換する解像度変換部と、他方の映像信号、および、解像度を変換された映像信号を受け

取って、重畳表示のための映像処理を行って映像信号を出力する処理部とを有していてもよい。

前記映像調整部は、前記第 1 映像信号および前記第 2 映像信号を受け取って映像の解像度を変換する解像度変換部と、解像度が変換  
5 された前記第 1 映像信号および前記第 2 映像信号を同時に表示するための映像処理を行って映像信号を出力する処理部とを有していてもよい。

本発明の信号処理回路によれば、フォーマットに特有の部分具有独立して処理する回路を設け、その他の部分については回路や基準クロック信号を共用化できる。これにより、重複する回路のコストを  
10 削減でき、消費電力が低減される。また、配線の引き回しが抑えられるため他の素子を配置する際の妨げとならず、かつ不要輻射をも低減できる。また信号フォーマットごとに、専用に処理する映像・音声処理回路を設けることにより、多様な信号フォーマットに柔軟  
15 に対応できる。

### 図面の簡単な説明

図 1 は、アナログ放送信号の復調回路 10 の構成を示す図である。

20 図 2 は、デジタル信号のデコード回路 20 の構成を示す図である。

図 3 は、本実施形態による信号処理チップ 100 を備えた光ディスク装置 30 の機能ブロックの構成を示す図である。



図4は、信号処理チップ100の構成を示す図である。

図5は、ピクチャ・イン・ピクチャ表示を可能にする映像調整回路110の構成例を示す図である。

図6は、サムネイル表示を可能にする映像調整回路110の構成例を示す図である。

### 好ましい実施形態の詳細な説明

以下、添付の図面を参照して、本発明の実施形態を説明する。

図3は、本実施形態による信号処理チップ100を備えた光ディスク装置30の機能ブロックの構成を示す。光ディスク装置30には、DVD31aおよびBlu-ray Disc (BD) 31bを装填することが可能である。DVD31aには映像および音声のデータがMPEG-2プログラムストリーム(PS)として圧縮符号化されて記録されている。PSは2048バイトごとにパックと呼ばれるデータ単位から構成されている。映像データおよび音声データは複数のパックに分割されて格納されている。一方、BD31bには、映像および音声のデータがMPEG-2トランスポートストリーム(TS)として圧縮符号化されて記録されている。TSは188バイトごとにパケットと呼ばれるデータ単位から構成されている。映像データおよび音声データは複数のパケットに分割されて格納されている。なお、映像データについてはいずれのフォーマットでも圧縮符号化されているが、音声データについては圧縮符号化されている場合とされていない場合とがある。光ディスク装置30

は、２種類のデジタル信号ＰＳおよびＴＳを処理することができる。

光ディスク装置３０は、再生処理部３２ａおよび３２ｂと、信号処理チップ１００とを有する。再生処理部３２ａおよび３２ｂは、ＤＶＤ３１ａおよびＢＤ３１ｂに放射され、反射された半導体レーザー光を検出して、デジタル信号であるＰＳおよびＴＳとして再生する。再生処理部３２ａおよび３２ｂは、いわゆる光ディスクコントローラである。なお、図２では再生処理部３２ａおよび３２ｂを別個に記載しているが、これらは１つの光ディスクコントローラとして設けてもよい。

信号処理チップ１００は、例えば複数の半導体素子によって構成された信号処理回路であり、デジタル信号であるＰＳおよびＴＳを受け取って復号処理し、映像信号および音声信号を生成する。映像信号および音声信号は、光ディスク装置３０に接続されたディスプレイ３６に出力される。ディスプレイ３６の画面には映像信号に基づいて映像が再生され、スピーカからは音声信号に基づいて音声再生される。信号処理チップ１００の詳細な構成は後述する。

光ディスク装置３０は、放送番組等を録画する機能も有している。例えば光ディスク装置３０は、アンテナ３５を介してテレビのアナログ放送信号を受信し、装填されている光ディスクの種類に応じて、信号処理チップ１００においてＰＳまたはＴＳを生成する。ＤＶＤ３１ａが装填されているときはＰＳが生成され、ＢＤ３１ｂが装填されているときはＴＳが生成されて、それぞれに記録される。なお、記録の際に必要な処理回路は特に示していないが、再生処理部

3 2 a および 3 2 b を構成する光ディスクコントローラが DVD 3 1 a および BD 3 1 b にデータを記録する機能を有していると考えればよい。ただし、光ディスクコントローラが具体的にどのような処理を行うかは本発明の範疇ではないため、その説明は省略する。

5       次に、図 4 を参照しながら、信号処理チップ 1 0 0 の構成を説明する。まず、再生の対象となるデジタル信号 P S および T S の各信号の処理に関わる信号処理チップ 1 0 0 の構成を説明する。その後、記録の対象となるアナログ放送信号の処理経路に関わる信号処理チップ 1 0 0 の構成を説明する。

10       図 4 は、信号処理チップ 1 0 0 の構成を示す。信号処理チップ 1 0 0 は、P S を入力端子 1 0 1 a において受け取り、T S を入力端子 1 0 1 b において受け取る。

15       入力端子 1 0 1 a において受け取られた P S は、映像・音声デコーダ 1 0 2 a に入力される。映像・音声デコーダ 1 0 2 a は P S を受け取り、P S を構成するビデオパックおよびオーディオパックを分離する。その後、映像・音声デコーダ 1 0 2 a は、各パックに格納されている映像データおよび音声データを取り出す。

20       P S に含まれている映像データは M P E G - 2 規格に基づいて圧縮符号化されている。映像・音声デコーダ 1 0 2 a はその映像データを復号して、非圧縮デジタル映像標準信号（例えば R E C 6 5 6、6 0 1 等）として出力する。この非圧縮デジタル映像標準信号は、後述する映像調整回路 1 1 0 に入力される。

      一方の音声データは、A C - 3 方式等によって圧縮符号化されて

いる場合や、PCMのように圧縮されていない場合がある。ただし、いずれの場合であっても符号化はされているため、映像・音声デコーダ102aはその音声データ进行处理して、デジタルデータとして音声スイッチ120に出力する。

- 5       映像・音声デコーダ102aは、クロック発生回路103aからクロック信号CLK(a)を受け取っている。クロック信号CLK(a)の周波数は、例えば27MHzである。クロック信号CLK(a)に基づいて、映像・音声デコーダ102aはMP EG-2規格の映像信号の処理に必要な27MHzのクロック信号を得て、上述の復号処理を行っている。

- 10       クロック発生回路103aは、クロック信号CLK(a)を、映像・音声デコーダ102a、音声基準クロック発生回路130a、アナログ-デジタル変換器140および映像エンコーダ141に出力している。ここでは音声基準クロック発生回路130aを説明し、
- 15       アナログ映像の記録系を構成するアナログ-デジタル変換器140および映像エンコーダ141については後述する。音声基準クロック発生回路130aは、周知の位相ロックループ(Phase Locked Loop; PLL)回路(図示せず)を有している。このクロック発生回路130aは、入力されたクロック信号CLK(a)をPLL回路を用いて分周することにより、デジタル音声処理に必要なマスタクロック信号MCK(a)を生成する。例えば音声基準クロック発生回路130aは、DVD31aから読み出された、音声標本化周波数が48kHzの音声データを受け取り、PLL回路を用いて分
- 20

周することにより、36.864MHzの周波数をもつマスタクロック信号MCK(a)を生成する。このようにして生成されたマスタクロック信号MCK(a)は、信号処理チップ100内で音声信号を処理するために利用される。マスタクロック信号MCK(a)は、後述の音声のデジタル-アナログ変換器DAC122および音声処理部121に供給される。

なお、音声基準クロック発生回路130aは、コンパクトディスク(CD)等で採用されている44.1kHzの標準化周波数を持つ音声データを受け取った場合には、33.8688MHzの周波数をもつマスタクロック信号MCK(a)を生成する。

一方、入力端子101bにおいて受け取られたTSは映像・音声デコーダ102bに入力される。映像・音声デコーダ102bはTSを受け取り、TSを構成するTSパケットのうち、映像データおよび音声データが格納されたTSパケットを抽出する。その後、映像・音声デコーダ102bは、各パケットに格納されている映像データおよび音声データを取り出す。

TSに含まれている映像データはMPEG-2規格に基づいて圧縮符号化されている。よって、映像データを取得した後は、映像・音声デコーダ102bは、映像・音声デコーダ102aと同様の処理を行い、非圧縮デジタル映像標準信号(例えばREC656、601等)を生成して映像調整回路110に出力する。また音声データについても、映像・音声デコーダ102bは映像・音声デコーダ102aと同様の処理を行ってデジタル信号として音声処理部12

1に出力する。なお、映像・音声デコーダ102bは、クロック発生回路103bからクロック信号CLK(b)を受け取り、クロック信号CLK(b)に基づいて動作している。クロック信号CLK(b)の周波数は、例えば27MHzである。クロック信号CLK(b)に基づいて、映像・音声デコーダ102bはMPEG-2規格の映像信号の処理に必要な27MHzのクロック信号を得て、上述の復号処理を行っている。

クロック発生回路103bは、クロック信号CLK(b)を音声基準クロック発生回路130bにも出力している。音声基準クロック発生回路130bは、周知のPLL回路(図示せず)を有している。音声基準クロック発生回路130bは、入力されたクロック信号CLK(b)をPLL回路を用いて分周することにより、デジタル音声処理に必要なマスタクロック信号MCK(b)を生成する。例えば、音声基準クロック発生回路130bは音声標準化周波数が48kHzの音声データを受け取ってPLL回路を用いて分周することにより、36.864MHzの周波数をもつマスタクロック信号MCK(b)を生成する。このようにして生成されたマスタクロック信号MCK(b)は、信号処理チップ100内で音声信号を処理するために利用される。マスタクロック信号MCK(b)は、後述の音声のデジタル-アナログ変換器DAC122および音声処理部121に供給される。

映像・音声デコーダ102aおよび102bは、それぞれPSおよびTSのデータ構造に基づく固有の処理を行う必要がある。よっ

て本明細書では、映像・音声デコーダ 1 0 2 a および 1 0 2 b は、  
P S および T S のそれぞれのフォーマットに従った復調処理に最低  
必要な部分であるとして、共用しない構成を開示している。

映像調整回路 1 1 0 は、映像スイッチ 1 1 1 および映像処理部 1  
5 1 2 を有している。映像スイッチ 1 1 1 は、映像・音声デコーダ 1  
0 2 a および 1 0 2 b から出力された映像信号の少なくとも一方を  
選択する。映像処理部 1 1 2 は映像スイッチ 1 1 1 において選択さ  
れた映像信号に基づいて、映像データを取得し、バッファメモリ  
(図示せず)に一時的に格納して所定の映像処理を行う。例えば、  
10 映像処理部 1 1 2 は映像出力端子 1 1 4 に接続されるディスプレイ  
3 6 の解像度に合わせて映像の解像度を変換する。また、映像処理  
部 1 1 2 は、ディスプレイ 3 6 上に光ディスク装置 3 0 の状態や信  
号のビットレート等の情報を表示するための映像データを、映像デ  
ータに合成する。このような映像を合成する機能はオンスクリーン  
15 ディスプレイ (O S D) 機能と呼ばれる。映像処理部 1 1 2 から出  
力された映像データは、デジタル信号としてデジタル-アナログ変  
換器 (映像 D A C) 1 1 3 に出力される。映像 D A C 1 1 3 は、デ  
ジタル映像信号をアナログ映像信号に変換し、再生信号として映像  
出力端子 1 1 4 を介してディスプレイ 3 6 に出力する。

20 次に、音声処理部 1 2 1 を説明する。音声処理部 1 2 1 は映像・  
音声デコーダ 1 0 2 b からデジタル音声信号を受け取る。このデジ  
タル音声信号は、クロック発生回路 1 0 3 b から出力されるクロッ  
ク信号 C L K (b) にしたがって生成されている。よって、デジタ

ル音声信号もまた、クロック信号CLK (b) と同じ周波数を標本化周波数とする離散信号になる。

5 音声処理部121は、映像・音声デコーダ102bからデジタル音声信号を受け取るとともに、さらに音声基準クロック発生回路130aおよび130bから、それぞれマスタクロック信号MCK (a) およびMCK (b) を受け取る。そして、音声処理部121は、クロック信号CLK (b) に基づいて生成されたデジタル音声信号を、クロック信号CLK (b) とは同期していないマスタクロック信号MCK (a) に基づくデジタル音声信号に変換する。

10 音声処理部121が、映像・音声デコーダ102bからのデジタル音声信号の周波数をマスタクロック信号MCK (a) の周波数に合致させる利点は、処理対象がPSまたはTSに切り替わることによって音声スイッチ120が信号経路を切り替えたとき、変換前後のデジタル音声信号の位相が一致していることにある。これにより、  
15 切り替え点においても離散データが入力されるタイミングは常に同じであり、音声の途切れ等の不自然な切り替わりを回避しつつ、再生の対象を切り替えることができる。

さらに、音声処理部121はデジタル信号の標本化周波数（標本化レート）の変換機能、デジタル音声信号のビット長や信号フォーマットの交換機能等を有している。これらの機能は、後続の音声DAC122が映像・音声デコーダ102aからの出力信号や、マスタクロック信号MCK (a) に基づく処理を前提とした仕様で構成されているとしたときに、映像・音声デコーダ102bからの出力



信号をその仕様に適合させるための機能である。

例えば、デジタル音声信号の標本化周波数の変換処理は以下のよう  
に行われる。いま、マスタクロック信号MCK (b) の周波数を  
2 f (Hz) とし、マスタクロック信号MCK (a) の周波数を f  
5 (Hz) とする。映像・音声デコーダ102bからデジタル音声信  
号を受け取ったとき、そのデジタル音声信号は2 f (Hz) のサン  
プリング周波数によってサンプリングされた離散データ値を持つ。  
この離散データ値を1つおきに間引くと、デジタル音声信号はマス  
タクロック信号MCK (a) の周波数と同じ周波数 f (Hz) の離  
10 散データ値を持つ信号になる。これにより標本化周波数の変換が行  
われる。なお、上述の変換処理は例であり、このような標本化周波  
数の変換の他の例は、日本国特公昭63-086932号公報および特開平  
07-212190号公報等に記載されている。本願明細書では、これらの  
文献の内容を援用する。

15 一方、信号フォーマットの変換処理は、ビット長やデータ形式が  
異なる音声データを一定のビット長およびデータ形式に統一するた  
めの処理である。例えば、映像・音声デコーダ102bからは24  
ビット長最下位ビット詰めのデータ形式でデータが出力され、後述  
の音声DAC122では32ビット長最上位ビット詰めのデータ形  
式でデータ処理が行われる場合を考える。ここでいう「24ビット  
20 長最下位ビット詰め」とは、音声データがpビット長 (p : 1 ~ 2  
4以下の整数) で表され、出力は24ビット長で行われる場合にお  
いて、音声データの最下位ビットと、24ビット長のデータ単位の

最下位ビットとを対応させて順次上位の各ビットを配列し、 $p$  ビットの音声データをすべて格納した後はデータ単位の残りの上位ビットに“0”を付加してデータ長を調整して出力することをいう。一方、「32ビット長最上位ビット詰め」とは、音声データが例えば

5  $q$  ビット長 ( $p: 1 \sim 32$  以下の整数) で表されている場合において、音声データの最上位ビットと、32ビット長のデータ単位の最上位ビットとを対応させて順次下位の各ビットを配列し、 $q$  ビットの音声データをすべて格納した後はデータ単位の残りの下位ビットに“0”を付加してデータ長を調整して出力することをいう。

- 10 24ビット長最下位ビット詰め of データを受け取ると、音声処理部121はそのデータのデータ形式を32ビット長最上位ビット詰めに変換する必要がある。そこで、音声処理部121は、受け取った24ビット長最下位ビット詰め of データの最上位ビットと、32ビット of データ単位の最上位ビットとを対応させ順次下位のビット
- 15 を配置する。一般に、DVDの音声データのデータ単位は16～24ビット長であり、CDの音声データのデータ単位は16ビット長である。

- 様々なビット長の音声データを処理するためには、最上位ビット詰め of データ形式である方が好ましい。その理由は、音声処理では
- 20 データの授受は最上位ビットから開始されるため、ビット長が16～24ビットの範囲で変化したとしても、有効なデータ以外を“0”として処理すると音声DAC122の制御を変化させることなくデジタルーアナログ変換ができるからである。そのため、一般

に最上位ビット詰め of 処理を行う音声DACが多く開発されている。  
一方、最下位ビット詰め of データ形式でデータ を出力するチップが、  
映像・音声デコーダ102bとして利用される可能性もある。これ  
ら を考慮すると、上述 of フォーマット変換が音声データ of 処理にお  
5 いて必要となる場合も十分想定される。なお上述 of 数値は例に過ぎ  
ない。当業者であれば、上述した説明に基づいて、他の数値によっ  
て規定されるデータ形式間 of 変換を行うことは容易である。

音声処理部121が、上述 of 標本化周波数 of 変換、信号フォーマ  
ット of 変換等 of 処理を行うことにより、映像・音声デコーダ102  
10 bから出力されたデジタル音声信号 of 標本化周波数や信号フォーマ  
ットが、映像・音声デコーダ102aから出力されるデジタル音声  
信号 of 標本化周波数や信号フォーマットと異なっている、後者に  
統一することができる。なお、このような調整は映像信号に関して  
は特に問題にはならない。その理由は、映像信号は映像データとし  
15 て映像処理部112 of バッファに格納されるため、映像信号 of 周波  
数やデータ長は必然的に統一されるからである。

音声処理部121は、デジタル音声信号を音声スイッチ120に  
送る。音声スイッチ120は、ユーザ of 選局等にしたがって映像・  
音声デコーダ102aまたは102bからのデジタル音声信号 of 一  
20 方を選択して出力する。その後、音声DAC122は、デジタル音  
声信号をアナログ音声信号に変換して、出力端子123から出力す  
る。

音声処理部121 of 機能により、映像・音声デコーダ102b of

デジタル音声信号に関する制限はなくなるため、製造時において映像・音声デコーダ 1 0 2 b として採用可能な回路の範囲が広がり、設計等の面において柔軟に信号処理チップ 1 0 0 を構成することができる。

5       次に、記録の対象となるアナログ放送信号の処理経路に沿って信号処理チップ 1 0 0 の構成を説明する。信号処理チップ 1 0 0 は、アナログ放送信号の映像信号（アナログ映像信号）を入力端子 1 0 1 c において受け取り、アナログ音声信号を入力端子 1 0 1 d において受け取る。

10       映像のアナログーデジタル変換器（映像ADC）1 4 0 は、クロック発生回路 1 0 3 a から受け取ったクロック信号CLK（a）に基づいてアナログ映像信号を標本化および量子化してデジタル映像信号に変換する。得られた映像信号は、映像エンコーダ 1 4 1 に送られる。映像エンコーダ 1 4 1 もまた、クロック発生回路 1 0 3 a

15       から受け取ったクロック信号CLK（a）に基づいて映像信号から映像データを取得し、MPEG-2 規格に準拠したフォーマットで圧縮符号化する。すでに述べたように、例えば映像エンコーダ 1 4 1 は、DVD 3 1 a が装填されているときはPSを生成し、BD 3 1 b が装填されているときはTSを生成する。

20       一方、音声のアナログーデジタル変換器（音声ADC）1 5 0 は、マスタクロック信号MCK（a）に基づいてアナログ音声信号を標本化および量子化してデジタル音声信号に変換する。さらに音声ADC 1 5 0 は、マスタクロック信号MCK（a）に基づいて、生成

したデジタル音声信号のステレオシリアル信号の左右を区別するL  
Rクロック信号LRCKとシリアル音声信号のビットを判別するた  
めのビットクロック信号BCKとを生成する。クロック信号MCK  
(a)、BCKおよびLRCKは、音声処理部121に送られ、シ  
5 ステムの基準クロックとして利用される。

上述の信号処理チップ100によれば、PSおよびTS特有の処  
理要素は映像・音声デコーダ102aおよび102bに限られてい  
る。そして、映像・音声デコーダ102aおよび102bから出力  
された後は、映像信号は共通の映像調整回路110および映像DA  
10 C113において処理され、音声信号は共通の音声スイッチ120  
および音声DAC122において処理される。回路要素の数を低減  
できるので、低コスト化および消費電力の低下を実現できる。また、  
クロック信号も共用化することにより、配線の引き回しの程度も抑  
えることができ、設計上、他の回路要素の配置を決定する際の妨げ  
15 も生じにくくなる。さらに、配線長も抑えることができるため、回  
路内の不要輻射も低減できる。

上述の例では、映像調整回路110は映像スイッチ111および  
映像処理部112を含むとして説明した。しかしこれは例であり、  
必要とされる映像処理の内容に応じて、映像調整回路110の構成  
20 を変化させることができる。以下、図5および図6を参照しながら  
説明する。なお、図5および図6のいずれも、2種類の映像が同時  
に入力される必要があるため、光ディスク装置30においてDVD  
からPSを取得するとともに、例えばデジタル放送を受信してTS

を取得する場合等において利用可能である。理解を容易にするため、図5および6は、図4に含まれる各種の回路要素のうちの映像・音声デコーダ102aおよび102bおよび映像調整回路110のみを示すとする。

5 図5は、ピクチャ・イン・ピクチャ表示を可能にする映像調整回路110の構成例を示す。「ピクチャ・イン・ピクチャ表示」とは、全画面表示された映像の一部に他の映像を重畳して表示することをいう。映像調整回路110は、解像度変換部211とOSD処理部212とを含む。解像度変換部211は、縮小表示されるPSの映像  
10 信号を映像・音声デコーダ102aから受け取り、得られた映像データの間引き等を行って映像の縮小処理を行う。縮小処理後の映像信号はOSD処理部212に送られる。一方、映像・音声デコーダ102bからのTSの映像データは、そのままOSD処理部212に送られる。

15 OSD処理部212は、TSから得られた全画面表示可能な映像信号に、解像度変換部211からの縮小処理されたPSの映像信号を重畳する。さらに、OSD処理部212は、現在がピクチャ・イン・ピクチャ表示中であることを視聴者に知らせるための文字、アイコン等に対応する映像信号を重畳された映像信号に付加する。合  
20 成された映像信号は映像DAC113および映像出力端子114を介して出力される。

図6は、サムネイル表示を可能にする映像調整回路110の構成例を示す。「サムネイル表示」とは、複数のソースからの映像を縮

小して一覧表示可能に配列した表示をいう。映像調整回路 1 1 0 は、解像度変換部 3 1 1 および O S D 処理部 3 1 2 とを有する。解像度変換部 3 1 1 は、映像・音声デコーダ 1 0 2 a および 1 0 2 b の両方からそれぞれ P S および T S を受信し、それぞれに対して映像の  
5 縮小処理を行う。解像度変換部 3 1 1 の処理が終了すると、解像度変換部 3 1 1 は縮小処理された P S および T S の映像信号を O S D 処理部 3 1 2 に送信する。O S D 処理部 3 1 2 は、受け取った映像信号を画面上の所定の位置に表示可能にするための合成処理を行う。このとき、O S D 処理部 3 1 2 は、O S D 機能に基づいてサムネ  
10 イル映像とともにその映像のソース名等を示すテキスト表示を合成する。合成された映像信号は映像 D A C 1 1 3 および映像出力端子 1 1 4 を介して出力される。

図 5 および図 6 に示す構成によれば、解像度変換部および O S D 処理部を別々の回路として設け、一部を共用し、またはすべてを共  
15 用化することにより、より多様な映像表示処理に対応できることが明らかにされた。図 4 の映像調整回路 1 1 0 の構成によって共用化された回路にそのような処理機能を持たせればよいので、新たな回路を配置する必要はなく、回路規模が増大することもない。

上述の実施形態では、P S および T S を利用して説明した。しか  
20 し、これらは例であって限定と解釈してはならない。M P E G 4、D V 等の圧縮デジタル映像音声信号であってもよい。デジタル映像音声信号であれば、その種類は問われない。

以上、本発明を特定の好ましい実施形態を示して説明したが、当

業者であれば、本明細書および図面に基づいて他の実施形態に修正して実施可能であることは明らかである。本発明は、そのような他の実施形態をすべて含み、特許請求の範囲によってのみ限定される。



## 請 求 の 範 囲

1. 符号化されたデジタル信号を受け取り、受け取った前記デジタル信号から映像および音声を再生するための信号を生成する信号  
5 処理回路であって、

第1フォーマットのデジタル信号から、デジタル形式の第1映像信号および第1音声信号を分離する第1デコーダと、

第2フォーマットのデジタル信号から、デジタル形式の第2映像信号および第2音声信号を分離する第2デコーダと、

10 前記第1映像信号および前記第2映像信号を受け取って少なくとも一方の映像信号を選択し、選択された映像信号に対し表示のための映像処理を行って出力する映像調整部と、

前記第1音声信号の周波数に対応するクロック信号を生成するクロック発生回路と、

15 前記第2音声信号および前記クロック信号を受け取り、前記クロック信号に基づいて前記第2音声信号の周波数を前記第1音声信号の周波数に変換する音声処理部と、

前記第1デコーダから前記第1音声信号を受け取り、かつ、前記処理部から周波数が変換された前記第2音声信号を受け取り、前記  
20 映像調整部において選択されている映像信号に対応する音声信号を出力する音声スイッチと

を備えた、信号処理回路。

2. 前記映像調整部は、

前記第1映像信号および前記第2映像信号を受け取り、少なくとも一方の映像信号を選択的に出力する映像スイッチと、

5 選択された映像信号に対して表示のための映像処理を行って出力する映像処理部とを有する、請求項1に記載の信号処理回路。

3.

前記映像調整部は、

10 前記第1映像信号および前記第2映像信号の一方の映像信号を受け取って映像の解像度を変換する解像度変換部と、

他方の映像信号、および、解像度が変換された映像信号を受け取って、重畳表示のための映像処理を行って映像信号を出力する処理部とを有する、請求項1に記載の信号処理回路。

15 4.

前記映像調整部は、

前記第1映像信号および前記第2映像信号を受け取って映像の解像度を変換する解像度変換部と、

20 解像度が変換された前記第1映像信号および前記第2映像信号を同時に表示するための映像処理を行って映像信号を出力する処理部とを有する、請求項1に記載の信号処理回路。

## 要 約 書

信号処理回路は、符号化されたデジタル信号を受け取り、受け取ったデジタル信号から映像および音声を再生するための信号を生成する。信号処理回路は、第1フォーマットのデジタル信号から、デジタル形式の第1映像信号および第1音声信号を分離する第1デコーダと、第2フォーマットのデジタル信号から、デジタル形式の第2映像信号および第2音声信号を分離する第2デコーダと、第1映像信号および第2映像信号を受け取って少なくとも一方の映像信号を選択し、選択された映像信号に対し表示のための映像処理を行って出力する映像調整部と、第1音声信号の周波数に対応するクロック信号を生成するクロック発生回路と、第2音声信号およびクロック信号を受け取り、クロック信号に基づいて第2音声信号の周波数を第1音声信号の周波数に変換する音声処理部と、第1デコーダから第1音声信号を受け取り、かつ、処理部から周波数が変換された第2音声信号を受け取り、映像調整部において選択されている映像信号に対応する音声信号を出力する音声スイッチとを備えている。